

DERWENT-ACC-NO: 1989-096455

DERWENT-WEEK: 198913

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Flip chip bonding electrode for cpd. semiconductor  
device hybrid IC - has melted metal layer on portion in  
which electrode is formed on wiring on substrate and  
barrier layer NoAbstract Dwg 1/6

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1987JP-0201332 (August 12, 1987)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 01044049 A	February 16, 1989	N/A	007 N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 01044049A	N/A	1987JP-0201332	August 12, 1987

INT-CL (IPC): H01L021/92

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS: FLIP CHIP BOND ELECTRODE COMPOUND  
SEMICONDUCTOR DEVICE HYBRID IC  
MELT METAL LAYER PORTION ELECTRODE FORMING WIRE  
SUBSTRATE BARRIER  
LAYER NOABSTRACT

DERWENT-CLASS: U11 U14

EPI-CODES: U11-D03A9; U11-E01X; U14-H03A2;

PAT-NO: JP401044049A

DOCUMENT-IDENTIFIER: JP 01044049 A

TITLE: ELECTRODE FOR FLIP CHIP BONDING

PUBN-DATE: February 16, 1989

INVENTOR-INFORMATION:

NAME

NOBUHARA, HIROYUKI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP62201332

APPL-DATE: August 12, 1987

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 438/614, 438/FOR.343

ABSTRACT:

PURPOSE: To prevent a fusion-bonding metal and a wiring layer from reacting by providing a barrier layer made of diffusion preventing metal or insulator of a fusion-bonding metal layer also on the side face of the metal.

CONSTITUTION: An AuSn fusion-bonding metal layer 6 is formed as a bump through an Ni layer or a Pt/Ti layer as a barrier layer 5 made of the diffusion preventing metal of the fusion-bonding metal at an electrode forming position on an Au/AuGe ohmic contact electrode 3 formed on an N-type InP substrate 1. Then, an Ni layer 8 is deposited on a whole substrate, covered with an AZ resist, patterned to allow an AZ resist pattern 10 to remain on the periphery of the electrode. Thereafter, the pattern 10 is etched back by reactive ion

⑤ Int. Cl.<sup>4</sup>

H 01 L 21/92

識別記号

庁内整理番号

C-6708-5F

⑬ 公開 昭和64年(1989)2月16日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 フリップチップボンディング用電極

⑮ 特 願 昭62-201332

⑯ 出 願 昭62(1987)8月12日

⑰ 発 明 者 延 原 裕 之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 井 桁 貞一

## 明 細 書

## 1. 発明の名称

フリップチップボンディング用電極

## 2. 特許請求の範囲

基板上に形成された配線上の電極形成位置に、拡散防止用金属よりなる障壁層と、融着金属層とが順次積層されてなり、該融着金属層の側面に該融着金属層の拡散防止用金属または絶縁体よりなる障壁層が形成されていることを特徴とするフリップチップボンディング用電極。

## 3. 発明の詳細な説明

## 〔概要〕

化合物半導体装置のハイブリッド集積化に使用するフリップチップボンディング用電極に関し、

融着金属が配線中へ拡散して反応することを防ぎ、良好な接着、素子特性劣化の低減、高密度ボンディング、経時変化の低減を目的とし、

基板上に形成された配線上の電極形成位置に、

拡散防止用金属よりなる障壁層と、融着金属層とが順次積層されてなり、該融着金属層の側面に該融着金属層の拡散防止用金属または絶縁体よりなる障壁層が形成されている構成とする。

## 〔産業上の利用分野〕

本発明は化合物半導体装置のハイブリッド集積化に使用するフリップチップボンディング用電極に関する。

光素子(半導体レーザやフォトダイオード)と電子素子(駆動回路や増幅回路)とのハイブリッド集積は、従来主としてワイヤボンディングによって行われていた。

しかしながら、ワイヤボンディングによって生ずる寄生容量や寄生インダクタンスは数GHz以上の超高速動作を困難にするため、フリップチップボンディング法が開発され始めている。

## 〔従来の技術〕

最新の文献<sup>1)</sup><sup>2)</sup>等で報告されているフリップ

チップボンディング用電極の材料や構造は、それらの詳細が未だ明らかにされていないのが現状である。

1) R.S.Sussmann et al., ELECTRONICS LETTERS,  
4th July 1985 Vol.21 No.14.

2) 公開特許公報(A) 昭61-225839 号

(富士通 倉橋、鎌田)

これらの文献から推定されるフリップチップボンディング用電極の構造と熱処理(ボンディング)後の状態を説明する。

第5図(1)、(2)は従来例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図である。

第5図(1)は熱処理前、第5図(2)は熱処理後の状態を示す。

図において、1は上側基板、2は下側基板、3はオーミックコンタクト電極、4は配線電極、5は融着金属の拡散防止用金属よりなる障壁層、6は融着金属層、7は熱処理後にオーミックコンタクト電極および配線電極と反応した融着金属で

第6図の従来例においては、融着金属が横方向に拡がりボンディング部分の面積が大きくなり、高密度ボンディングができない。また融着金属が空气中にさらされている部分が大きいため、ボンディングの経時変化が大きい。

(問題点を解決するための手段)

上記問題点の解決は、基板上に形成された配線上の電極形成位置に、拡散防止用金属よりなる障壁層と、融着金属層とが順次積層されてなり、該融着金属層の側面に該融着金属層の拡散防止用金属または絶縁体よりなる障壁層が形成されていることを特徴とするフリップチップボンディング用電極により達成される。

(作用)

本発明は融着金属の側面にも融着金属層の拡散防止用金属または絶縁体よりなる障壁層を設けることにより、融着金属と配線層の反応を防止し、かつボンディング面積を低減することを利用した

ある。

第6図(1)、(2)は他の従来例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図である。

第6図(1)は熱処理前、第6図(2)は熱処理後の状態を示す。

図において、1は上側基板、2は下側基板、3はオーミックコンタクト電極、4は配線電極、5は融着金属の拡散防止用金属よりなる障壁層、6は融着金属層、7Aは熱処理後の融着金属、11は絶縁層である。

(発明が解決しようとする問題点)

第5図の従来例においては、熱処理時に融着金属が配線電極やオーミックコンタクト電極と反応して光素子や電子素子の特性を劣化させることがある。たとえば、拡散防止用の金属障壁層が融着金属層と配線電極やオーミックコンタクト電極間に挿入されていたとしても、熱処理時の融着金属の横拡がりにより反応が生ずることがある。

ものである。

(実施例)

第1図(1)、(2)は本発明の一実施例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図である。

第1図(1)は熱処理前、第1図(2)は熱処理後の状態を示す。

図において、1は上側基板、2は下側基板、3はオーミックコンタクト電極、4は配線電極、5、8は融着金属の拡散防止用金属よりなる障壁層、6は融着金属層、9は熱処理後の融着金属である。

第2図(1)、(2)は本発明の一実施例によるフリップチップボンディング用電極の構造を工程順に説明する断面図である。

まず、n-InP 基板1上に形成されたAu/AuGe オーミックコンタクト電極3上の電極形成位置に融着金属の拡散防止用金属よりなる障壁層5としてNi層またはPt/Ti 層を介して、バンプとしてAuSn

融着金属層6を形成する。

つぎに、基板全面にNi層8を蒸着し、その上にAZレジストを被覆し、パターンニングして電極の周囲にAZレジストパターン10を残す。

つぎに、 $O_2$ を用いたリアクティブイオンエッチング(RIE)によりAZレジストパターン10をエッチバックして電極頂上のNi層8を露出する。

(第2図(1))

つぎに、Arを用いたイオンビームエッチング(IBE)により露出したNi層8を除去する。

つぎに、AZレジストパターン10を剥離する。

(第2図(2))

以上のようにして、側面および底面をNi層で被覆されたAuSnバンプが得られる。

第3図(1)、(2)は本発明の他の実施例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図である。

第3図(1)は熱処理前、第3図(2)は熱処理後の状態を示す。

図において、1は上側基板、2は下側基板、

つぎに、 $CP_4$ を用いたリアクティブイオンエッチング(RIE)により、露出したSiN層8Aを除去する。

つぎに、AZレジスト10を剥離する。

(第4図(1))

以上のようにして、側面および底面をSiN層で被覆されたAuSnバンプが得られる。

従来例では、融着金属の拡がりにより電極間隔は最小 $50\mu m$ 程度必要であったが、実施例においては位置合わせ精度( $5\mu m$ )まで低減することができる。

実施例においては、n-InP基板上に形成されたAu/AuGeオーミックコンタクト電極上にバンプを形成したが、Si-GaAs基板上に形成されたAu/Ti配線上にバンプを形成する場合も全く同様である。

(発明の効果)

以上詳細に説明したように本発明によれば、フリップチップボンディング時に融着金属が光素子や電子素子のオーミックコンタクト電極あるいは

3はオーミックコンタクト電極、4は配線電極、5は融着金属の拡散防止用金属よりなる障壁層、6は融着金属層、8Aは融着金属の拡散防止用絶縁体よりなる障壁層、9Aは熱処理後の融着金属である。

第4図(1)、(2)は本発明の他の実施例によるフリップチップボンディング用電極の構造を工程順に説明する断面図である。

まず、n-InP基板1上に形成されたAu/AuGeオーミックコンタクト電極3上の電極形成位置に融着金属の拡散防止用金属よりなる障壁層5としてNi層またはPt/Ti層を介して、バンプとしてAuSn融着金属層6を形成する。

つぎに、プラズマ気相成長(CVD)法により、基板全面にSiN層8Aを成長し、その上にAZレジストを10を全面に塗布する。

つぎに、 $O_2$ を用いたRIEによりAZレジスト10をエッチバックして、電極頂上のSiN層8Aを露出する。

(第4図(1))

配線電極中へ拡散、反応することを防ぎ、良好な接着および素子特性劣化の低減が可能となる。

また、ボンディング部分の面積を小さくでき、高密度ボンディングが可能となる。

さらに、経時変化の少ないボンディングが得られる。

#### 4. 図面の簡単な説明

第1図(1)、(2)は本発明の一実施例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図、

第2図(1)、(2)は本発明の一実施例によるフリップチップボンディング用電極の構造を工程順に説明する断面図、

第3図(1)、(2)は本発明の他の実施例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図、

第4図(1)、(2)は本発明の他の実施例によるフリップチップボンディング用電極の構造を工程順に説明する断面図、

第5図(1)、(2)は従来例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図、

第6図(1)、(2)は他の従来例によるフリップチップボンディング用電極の熱処理前後の構造と状態を示す断面図である。

図において、

1は上側基板、

2は下側基板、

3はオーミックコンタクト電極、

4は配線電極、

5、8は拡散防止用金属よりなる障壁層、

6は融着金属層、

8Aは拡散防止用絶縁体よりなる障壁層、

7、9は熱処理後の融着金属、

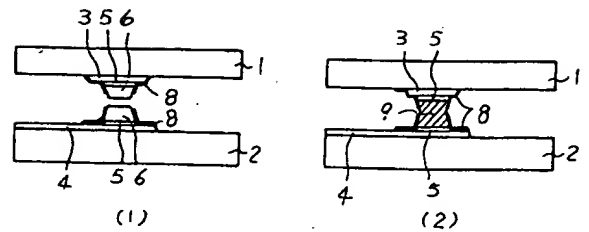
7A、9Aは熱処理後の融着金属、

10はレジスト、

11は絶縁層

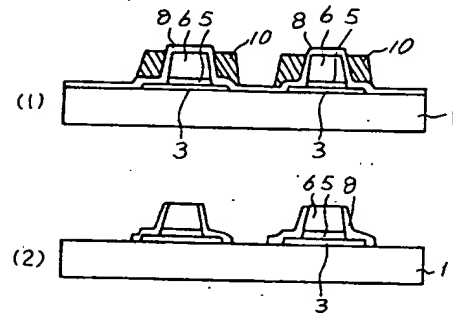
である。

代理人 弁理士 井桁貞一



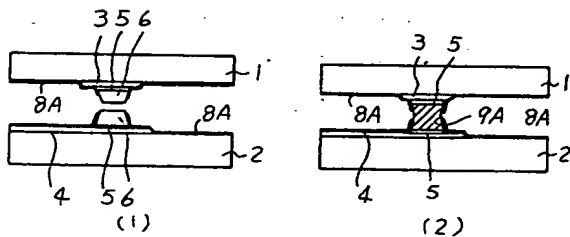
実施例の断面図

第 1 図



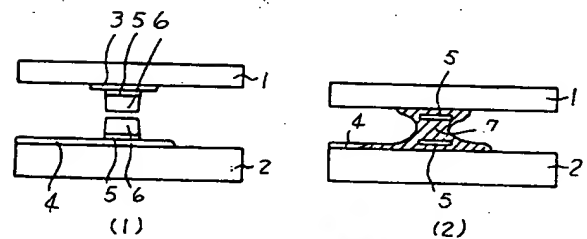
実施例の工程を説明する断面図

第 2 図



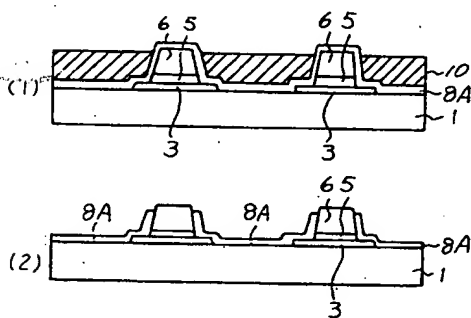
他の実施例の断面図

第 3 図



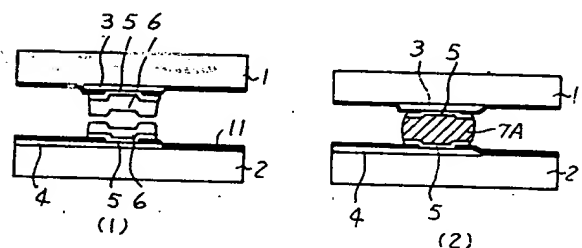
従来例の断面図

第 5 図



他の実施例の工程を説明する断面図

第 4 図



他の従来例の断面図

第 6 図